Выбор параметров и режимов работы МОП-транзисторов при схемотехническом моделировании аналоговых IP-компонентов Часть 1. Критерии качества МОП-транзисторов для аналоговых применений

Олег Дворников, Виталий Гришков (г. Минск, Беларусь)

Рассмотрена комбинированная модель МОП-транзистора, в которой математические соотношения, описывающие вольт-амперные характеристики, адаптированы для выполнения аналитических расчётов. На основе модели выработаны критерии качества МОП-транзисторов для аналоговых применений.

Введение

Высококачественные функционально завершенные блоки и макроблоки, т.н. IP-компоненты (Intellectual Property – интеллектуальная собственность), являются основой для создания систем на кристалле, проектирование которых обычно выполняется на уровне соединений ранее апробированных блоков без изменения их внутренней структуры [1]. Поскольку цифровые блоки целесообразно выполнять на КМОП-транзисторах, системы на кристалле и входящие в них аналоговые IPкомпоненты чаще всего изготавливают по МОП-технологиям.

Переход к субмикронным размерам усложняет проектирование аналоговых компонентов ИС. Так, МОП-транзисторы с малой длиной затвора имеют большую малосигнальную передаточную проводимость (крутизну). В то же время, они обладают рядом недостатков, ограничивающих их применение в аналоговых блоках, а именно: значительным разбросом порогового напряжения и удельной крутизны, приводящим к появлению большого напряжения смещения операционных и дифференциальных усилителей; высоким уровнем низкочастотного шума типа 1/f; нестабильностью рабочего режима вследствие температурного и временного дрейфа порогового напряжения; малой величиной выходного малосигнального сопротивления и усиления каскадов с активной нагрузкой. Небольшие размеры транзисторов приводят к уменьшению пробивного напряжения и росту токов утечки, что вынуждает снижать напряжение питания и ухудшает отношение сигнал/шум.

Особо актуальным и трудоёмким является выбор параметров и режимов работы МОП-транзисторов, ВАХ которых различны в линейной области и области насыщения, в режиме сильной и слабой инверсии, для длинноканальных и короткоканальных транзисторов. В этой связи параметрическая оптимизация схем на МОП-транзисторах превращается в многофакторный процесс, занимающий продолжительное время даже при использовании современных средств автоматизированного проектирования.

Для ускорения разработки аналоговых схем часто применяют аналитические расчёты на основе упрощённых математических соотношений, позволяющие качественно изучить поведение блоков и узлов ИС в зависимости от параметров элементов, чтобы повысить эффективность машинного моделирования [2]. В работах [3 – 5] приведены математические соотношения, связывающие характеристики схем на МОП-транзисторах с конструктивнотехнологическими параметрами, и правила проектирования, базирующиеся на опыте создания аналоговых микросхем. Так, для реализации аналоговых ИС предлагается выбирать длину затвора МОП-транзистора в 2...5 раз большую, чем минимально возможная, а превышение порогового напряжения около 5% напряжения питания. К сожалению, эти рекомендации носят общий характер и не позволяют проектировать аналоговые устройства с требуемым приоритетом в параметрах (микромощные, прецизионные или широкополосные).

Необходимые для разработки ИС данные обычно содержатся в описании маршрута проектирования, так называемом Process Design Kit (PDK), создаваемом на предприятиях-изготовителях. Например, фирмы Taiwan Semiconductor Manufacturing International Corporation, Semiconductor Manufacturing International Corporation включают в свои PDK информацию о применяемых моделях активных и пассивных элементов, параметрах моделей, сравнительных результатах моделирования и измерений основных зависимостей МОП-транзисторов с различными размерами [6 - 8].

Несмотря на то что содержащиеся в PDK параметры моделей вполне адекватно описывают поведение интегральных элементов, разработчикам микросхем необходимы конкретные рекомендации по выбору размеров транзисторов и режимов их работы





Рис. 1. Эквивалентная электрическая схема п-канального МОП-транзистора

Рис. 2. Малосигнальная эквивалентная электрическая схема п-канального МОП-транзистора, включающая источники шума

для получения требуемого сочетания усиление/потребляемая мощность/полоса пропускания.

Таким образом, для ускорения схемотехнического моделирования и параметрической оптимизации целесообразно использовать критерии качества в виде упрощённых математических соотношений и/или результаты моделирования, показывающие связь основных характеристик аналоговых схем с параметрами и режимом работы МОП-транзисторов.

Целью настоящей статьи является адаптация модели МОП-транзистора для выполнения упрощённых аналитических расчётов, разработка на её основе критериев качества, определение целесообразной последовательности этапов схемотехнического моделирования, рассмотрение особенностей описания и моделирования схем на МОП-транзисторах в системе проектирования OrCAD.

Комбинированная модель МОП-транзистора

Для машинного моделирования обычно применяют физико-топологические и электрические модели. Физико-топологическая модель описывает поведение элемента ИС, используя конструктивно-технологические и электрофизические параметры, а элементами в электрической модели являются диоды, источники тока и напряжения, сопротивления, ёмкости, индуктивности или их сочетания. Исследование поведения аналоговых устройств аналитическими методами призвано выявить факторы, преимущественно влияющие на требуемые характеристики. При этом от моделей

элементов требуется максимальная простота, доступность для аналитических расчётов, но в тоже время учёт интегральной реализации. Для этих задач целесообразно использовать комбинированные модели [2], в основе которых лежат электрические модели, причём ряд параметров определяются, исходя из конструктивно-технологических и электрофизических параметров, как в физико-топологических моделях.

На основе анализа наиболее распространённых Spice-моделей [4, 5, 9] авторами предложена комбинированная модель МОП-транзистора, адаптированная для аналитических расчётов. Эквивалентная электрическая схема, соответствующая предложенной модели, приведена на рисунке 1, а малосигнальная электрическая схема с источниками шума – на рисунке 2. Положительным считается ток, втекающий в транзистор. Здесь и далее соотношения относятся к п-канальному транзистору (п-МОП).

Для р-канального МОП-транзистора (p-МОП) необходимо инвертировать знаки всех напряжений и токов. При «ручных» расчётах целесообразно ток стока как п-МОП, так и p-МОП считать положительным и для описания характеристик p-МОП применять соотношения п-МОП с учётом изменения полярности напряжения путём перестановки нижних индексов, описывающих выводы. Например, напряжения V_{DS}, V_{GS} в соотношениях для п-МОП необ-



ходимо изменить на $V_{\rm SD}, V_{\rm SG}$ для р-МОП транзисторов.

В соответствии с моделью, для «внутреннего» транзистора не учитывается падение напряжения на полупроводниковых областях и справедливы соотношения [9]:

$$I_{\rm G} = 0, \qquad (1)$$

$$I_{\rm B} = I_{\rm BS} + I_{\rm BD} = AS JS \left(\exp \frac{V_{\rm BS}}{N\varphi_{\rm T}} - 1 \right) + AD JS \left(\exp \frac{V_{\rm BD}}{N\varphi_{\rm T}} - 1 \right), \qquad (2)$$

 $I_{\rm D} = I_{\rm DRAIN} - AD JS \left(\exp \frac{V_{\rm BD}}{N \varphi_{\rm T}} - 1 \right), \quad (3)$

$$I_{\rm S} = -AS JS \left(\exp \frac{V_{\rm BS}}{N \varphi_{\rm T}} - 1 \right) - I_{\rm DRAIN} \,, \quad (4)$$

где I_G , I_B , I_D , I_S , I_{DRAIN} , I_{BS} , I_{BD} – ток затвора, подложки (body), стока, истока, генератора тока и диодов эквивалентной схемы; AS, AD – площадь полупроводниковой области истока, стока; JS – плотность тока насыщения подложка-сток (исток); V_{BS} , V_{BD} – напряжение на внутренних р–п-переходах подложка-исток, подложка-сток; N – фактор, характеризующий отклонение ВАХ от экспоненты; $\varphi_T = kT/q$ – температурный потенциал; q – заряд электрона; k – постоянная Больцмана, $k = 1,38 \times 10^{-23}$ Дж/К; T – абсолютная температура.

Кроме того, на рисунке 1 расположен резистор RDS, который описывает сопротивление утечки сток-исток. Величина тока I_{DRAIN} различается для режима сильной (strong, $V_{\text{GS}} > V_{\text{TH}}$) и слабой (weak, $V_{\text{GS}} \le V_{\text{TH}}$) инверсии. Последний режим также называется подпороговой областью.

Для длинноканальных МОП-транзисторов справедливы соотношения: • при V_{DS} < V_{GS} - V_{TH}, V_{GS} > V_{TH} (линейная область ВАХ)

$$I_{\text{DRAIN}} = \beta \left[\left(V_{\text{GS}} - V_{\text{TH}} \right) V_{\text{DS}} - \frac{V_{\text{DS}}^2}{2} \right], (5)$$

$$\beta = KP \frac{W}{L_{\rm EFF}},\tag{6}$$

$$V_{\rm TH} = VTO + \gamma \left(\sqrt{2 \, \varphi_{\rm F} - V_{\rm BS}} - \sqrt{2 \, \varphi_{\rm F}} \right);(7)$$

при V_{DS} ≥ V_{GS} − V_{TH}, V_{GS} > V_{TH} (область насыщения ВАХ)

$$I_{\text{DRAIN}} = \frac{\beta}{2} \Big[1 + \lambda \big(V_{\text{DS}} - V_{\text{DSAT}} \big) \Big] \big(V_{\text{GS}} - V_{\text{TH}} \big)^2, \qquad (8)$$

$$V_{\rm DSAT} = V_{\rm GS} - V_{\rm TH}; \tag{9}$$

 при V_{DS} ≥ 4φ_T, V_{GS} < V_{TH} – 4φ_T (область насыщения ВАХ в слабой инверсии)

$$I_{\text{DRAINW}} = \beta \varphi_{\text{T}}^2 \exp 1.8 \exp \frac{V_{\text{GS}} - V_{\text{TH}}}{N_{\text{W}} \varphi_{\text{T}}} =$$
$$= I_{\text{DOW}} \exp \frac{V_{\text{GS}} - V_{\text{TH}}}{N_{\text{W}} \varphi_{\text{T}}}, \qquad (10)$$

- для короткоканальных МОП-транзисторов при V_{DS} ≥ V_{DSATSH}, V_{GS} > V_{TH} (область насыщения ВАХ) выполняется
 - $I_{\text{DRAINSH}} = Wv_{\text{SAT}}C_{\text{OX}}[1 + \lambda_{\text{SH}}(V_{\text{DS}} V_{\text{DSATSH}})](V_{\text{GS}} V_{\text{TH}} V_{\text{DSATSH}}), (11)$

где β – удельная крутизна передаточной характеристики, λ – коэффициент, характеризующий выходную проводимость в области насыщения ВАХ, Для длинноканальных транзисторов λ ~ 1/LEFF – коэффициент модуляции длины канала напряжением $V_{\rm DS}$, для короткоканальных транзисторов величина определяется влиянием нескольких факторов, в том числе модуляцией подвижности носителей заряда, обычно $\lambda = 0,01...0,1; V_{GS}, V_{DS}, V_{BS}$ – напряжение затвор-исток, сток-исток, подложка-исток; V_{DSAT} – напряжение стокисток, соответствующее переходу из линейной области ВАХ к области насыщения, которое для короткоканальных транзисторов (V_{DSATSH}) обычно меньше, чем для длинноканальных, т.е. V_{D-} $_{\rm SATSH}$ < $V_{\rm GS}$ – $V_{\rm TH};$ $V_{\rm TH}$ – пороговое напряжение при $V_{BS} \neq 0; VTO$ – пороговое напряжение при $V_{BS} = 0$; $KP = \mu_{COX}$ – удельная крутизна при управлении затвором, $C_{\text{OX}} = \varepsilon_{\text{OX}} / TOX -$ удельная ёмкость подзатворного окисла, µ - подвижность основных носителей заряда в канале МОП-транзистора, ε_{OX} = 3,9 ε_0 = = $3.9 \times 8.85 \times 10^{-18} \Phi$ /мкм – диэлектрическая проницаемость окисла кремния, ε_0 – абсолютная диэлектрическая проницаемость, ТОХ - толщина подзатворного окисла; W, L - ширина и длина затвора; $L_{EFF} = L - 2LD - эффек$ тивная длина затвора, LD - величина боковой диффузии; I_{DRAINW} - ток генератора эквивалентной схемы в подпороговой области ВАХ; $I_{\rm D0W}$ – ток стока при пороговом напряжении, т.е. I_{DOW} = = $I_{\rm D}$ при $V_{\rm GS}$ = $V_{\rm TH}$; $N_{\rm W}$ – фактор, характеризующий отклонение ВАХ в подпороговой области от экспоненты, обычно величина $N_{\rm W}$ составляющей от 1 до 2; $\gamma = (2q\epsilon_{\rm SI}N_{\rm A})^{0.5}/C_{\rm OX}$ – коэффициент влияния потенциала подложки на пороговое напряжение (body-effect); $\varphi_{\rm F} = \varphi_{\rm T} ln(N_{\rm A}/N_{\rm I})$ – поверхностный потенциал; $\epsilon_{\rm SI} = 11,7\epsilon_0$ – диэлектрическая проницаемость кремния, $N_{\rm A}$ – концентрация ионизированных акцепторов в подложке, $N_{\rm I}$ – собственная концентрация носителей, для кремния $N_{\rm I} = 1,45 \times 10^{-10}$ см⁻³; $v_{\rm SAT}$ – скорость насыщения носителей заряда в канале.

Здесь и далее нижними индексами SH отмечены параметры короткоканального (short channel) транзистора, а индексом W – параметры в области слабой инверсии.

Соотношения (5)–(9) соответствуют модели Шихмана–Ходжеса, которая в Spice-подобных программах описывает ВАХ МОП-транзистора при указании параметра LEVEL = 1, а соотношения (10), (11) – BSIM-модели при задании параметра LEVEL = 4, 6, 7.

Обычно МОП-транзисторы применяются при обратном смещении p-nперехода исток-подложка. При этом для n-канальных приборов $V_{BS} \le 0$, a $V_{SB} =$ = $-V_{BS} > 0$, и (7) целесообразно представить в виде:

$$V_{\rm TH} = VTO + \gamma \left(\sqrt{2\,\phi_{\rm F} + V_{\rm SB}} - \sqrt{2\,\phi_{\rm F}} \right). \ (12)$$

Малосигнальная эквивалентная электрическая схема включает следующие элементы (малым считается переменный сигнал v_{GS} , i_D , который намного меньше постоянного V_{GS} , I_D , определяющего рабочую точку, т.е. $|v_{GS}| << << |V_{GS}|$, $|i_D| << |I_D|$:

$$g_{\rm BD} = \frac{\mathrm{d}I_{\rm BD}}{\mathrm{d}V_{\rm BD}},\qquad(13)$$

$$g_{\rm BS} = \frac{\mathrm{d}I_{\rm BS}}{\mathrm{d}V_{\rm BS}}; \qquad (14)$$

при $V_{\rm DS} \geq V_{\rm GS} - V_{\rm TH}, \, V_{\rm GS} > V_{\rm TH}$

$$g_{\rm M} = \frac{\mathrm{d}I_{\rm DRAIN}}{\mathrm{d}V_{\rm GS}} \approx \beta V_{\rm DSAT} \approx \sqrt{2\beta I_{\rm DRAIN}} ,(15)$$

$$g_{\rm MB} = -\frac{dI_{\rm DRAIN}}{dV_{\rm SB}} \approx \beta V_{\rm DSAT} \frac{dV_{\rm TH}}{dV_{\rm SB}} =$$

$$=\frac{g_{\rm M}\gamma}{\sqrt{2\,\varphi_{\rm F}+V_{\rm SB}}}=\eta g_{\rm M},\qquad(16)$$

$$g_{\rm DS} = \frac{dI_{\rm DRAIN}}{dV_{\rm DS}} = \frac{\beta}{2} (V_{\rm GS} - -V_{\rm TH})^2 \lambda = I_{\rm DSAT} \lambda, \qquad (17)$$

$$I_{\text{DSAT}} = I_{\text{DRAIN}} \Big|_{V_{\text{DS}} = V_{\text{DSAT}}} = \frac{\beta}{2} V_{\text{DSAT}}^2, (18)$$

$$g_{\text{MSH}} = W v_{\text{SAT}} C_{\text{OX}} [1 + \lambda_{\text{SH}} (V_{\text{DS}} - V_{\text{DSATSH}})] \approx W v_{\text{SAT}} C_{\text{OX}}, \quad (19)$$

 $g_{\text{DSSH}} = W v_{\text{SAT}} C_{\text{OX}} \lambda_{\text{SH}} (V_{\text{GS}} - V_{\text{TH}} - V_{\text{DSATSH}}) = I_{\text{DSATSH}} \lambda_{\text{SH}}, \quad (20)$

$$I_{\text{DSATSH}} = I_{\text{DRAINSH}} \Big|_{V_{\text{DS}} = V_{\text{DSATSH}}} =$$
$$= W v_{\text{SAT}} C_{\text{OX}} \left(V_{\text{GS}} - V_{\text{TH}} - V_{\text{DSATSH}} \right); \quad (21)$$

при $V_{\rm DS} < V_{\rm GS} - V_{\rm TH}, V_{\rm GS} > V_{\rm TH}$

$$g_{\rm ML} = \frac{\mathrm{d}I_{\rm DRAIN}}{\mathrm{d}V_{\rm GS}} = \beta V_{\rm DS} \,, \qquad (22)$$

$$g_{\rm MBL} = -\frac{dI_{\rm DRAIN}}{dV_{\rm SB}} = \beta V_{\rm DS} \frac{dV_{\rm TH}}{dV_{\rm SB}} = \eta g_{\rm ML}, (23)$$

$$g_{\rm DSL} = \frac{\mathrm{d}I_{\rm DRAIN}}{\mathrm{d}V_{\rm DS}} = \frac{1}{R_{\rm CH}} = \beta \left(V_{GS} - \right)$$

$$-V_{\text{TH}} - V_{\text{DS}} = \beta (V_{\text{DSAT}} - V_{\text{DS}}), \quad (24)$$

 $g_{\text{DSL}} \approx \beta V_{\text{DSAT}} \approx g_{\text{M}} \, \Pi p \mu \, |V_{\text{DS}}| << |V_{\text{DSAT}}|;(25)$

при $V_{\text{DS}} \ge 4\phi_{\text{T}}, V_{\text{GS}} < V_{\text{TH}} - 4\phi_{\text{T}}$

 $g_{\rm MW} = \frac{{\rm d}I_{\rm DRAINW}}{{\rm d}V_{\rm GS}} =$

$$=\frac{\beta \varphi_{\rm T}^2 \exp 1.8 \exp \frac{V_{\rm GS} - V_{\rm TH}}{N_{\rm W} \varphi_{\rm T}}}{N_{\rm W} \varphi_{\rm T}} =$$

$$=\frac{I_{\rm DRAINW}}{N_{\rm W}\varphi_{\rm T}},$$
 (26)

$$g_{\rm MBW} = -\frac{dI_{\rm DRAINW}}{dV_{\rm SB}} =$$

$$=\frac{\beta \varphi_{\rm T}^2 \exp 1.8 \exp \frac{V_{\rm GS} - V_{\rm TH}}{N_{\rm W} \varphi_{\rm T}}}{N_{\rm W} \varphi_{\rm T}} \frac{dV_{\rm TH}}{dV_{\rm SB}} =$$
$$= \eta g_{\rm MW}, \qquad (27)$$

$$g_{\rm DSW} \approx I_{\rm DRAINW} \lambda_{\rm W},$$

$$\eta = \frac{dV_{\rm TH}}{dV_{\rm SB}} = \frac{\gamma}{\sqrt{2\phi_{\rm F} + V_{\rm SB}}} = \frac{C_{\rm DEP}}{C_{\rm OX}}, (29)$$

где g_{BD} , g_{BS} – малосигнальная проводимость диодов эквивалентной схемы; g_M , g_{MW} – малосигнальная передаточная проводимость (крутизна) при управлении затвором в режиме сильной и слабой инверсии; g_{MB} , g_{MBW} – крутизна при управлении подложкой в режиме сильной и слабой инверсии.

Знак минус в выражениях (16), (27) учитывает тот факт, что изменение тока стока, вызванное изменением потенциала подложки, имеет противоположный характер по отношению к изменению тока стока, вызванному изменением потенциала затвора. Принято считать g_M и g_{MB} положительными величинами и описывать указанный эффект противоположным направлением тока источника $g_M v_{GS}$ на рисунке 2 по сравнению с $g_{MB} v_{SB}$; g_{DS}, g_{DSL} - малосигнальная выходная проводимость в насыщении и линейной области в режиме сильной инверсии (g_{DSSH} для короткоканальных транзисторов сильно зависит от V_{DS}); g_{DSW} – малосигнальная выходная проводимость в насыщении в режиме слабой инверсии, соотношение (28) получено из (17) путём замены I_{DSAT} на I_{DRAINW} , λ на λ_{W} с учётом того, что параметр λ_W определяется экспериментально и ток стока в области насыщения является постоянным в режиме слабой инверсии при $V_{DS} \ge 4\varphi_T; R_{CH}$ – сопротивление канала МОП-транзистора при $V_{\text{DS}} < V_{\text{GS}} - V_{\text{TH}}, V_{\text{GS}} > V_{\text{TH}}; C_{\text{DEP}}$ – удельная ёмкость p-n-перехода канал-подложка, $d_{\text{ОПЗ}}$ – ширина области пространственного заряда р-п-перехода каналподложка

$$\mathcal{A}_{\rm OII3} = \left[\frac{2\varepsilon_{\rm SI}}{qN_{\rm A}} (\phi_{\rm F} - V_{\rm PN})\right]^{MJ};$$

*V*_{PN} – напряжение на р–п-переходе канал-подложка (положительное при

Величины емкостей эквивалентной схемы, показанной на рисунке 2 [3]

Параметр	Режим работы для n-MOП		
	$V_{\rm SS} \le V_{\rm TH}$	$V_{\rm DS} < V_{\rm GS} - V_{\rm TH}, V_{\rm GS} > V_{\rm TH}$	$V_{\rm DS} \ge V_{\rm SS} - V_{\rm TH}, V_{\rm SS} > V_{\rm TH}$
C _{GD}	CGDO W	0,5 <i>W L C</i> _{0X}	CGDO W
C _{BD}	C _{DEP} AD	C _{DEP} AD	C _{DEP} AD
C _{GB}	$W L_{EFF}C_{OX} + CGBO L$	CGBO L	CGBO L
C _{GS}	CGSO W	0,5 <i>W L C</i> _{0X}	2 <i>W L C</i> _{DX} /3
C _{BS}	C _{DEP} AS	C _{DEP} AS	C _{DEP} AS

(28)

C_{GS}, C_{GD}, C_{GB} – ёмкость затвор-исток, затвор-сток, затвор-подложка, C_{BD}, C_{BS} – ёмкость р−п-перехода подложка-сток, подложка-исток, CGDO = C_{OX}LD – удельная ёмкость перекрытия затвор-сток (на единицу ширины канала) за счёт боковой диффузии, C_{GSO} = C_{OX}LD – удельная ёмкость перекрытия затвор-исток (на единицу ширины канала) за счёт боковой диффузии, CGBO – удельная ёмкость перекрытия затвор-подложка за счёт выхода затвора за пределы канала прямом смещении и отрицательное при обратном); *MJ* – показатель степени в зависимости барьерной ёмкости от обратного напряжения.

В соотношениях (22)–(25) и далее нижний индекс L указывает на принадлежность параметра к линейной области ВАХ, в которой МОП-транзистор функционирует как резистор, управляемый напряжением $V_{\rm GS} - V_{\rm TH}$. Величины ёмкостей эквивалентной схемы в зависимости от режима работы показаны в таблице.

Обычно при проектировании схем на МОП-транзисторах не применяют режим работы с прямым смещением p–n-переходов между истоком (стоком) и подложкой, поэтому в последующих разделах мы полагаем I_{DRAIN} = I_D.

Критерии качества МОП-транзисторов для аналоговых применений

Анализ соотношений (15) – (29) и литературных данных позволил сделать ряд выводов по выбору режимов работы, топологических размеров МОП-транзисторов для конкретных аналоговых применений.

1. Для выбора типа активного элемента аналоговых микросхем целесообразно сравнить быстродействие транзисторов по граничной частоте $f_{\rm T}$, на которой переменный сигнал, протекающий через вход активного элемента, равен переменному сигналу, протекающему в выходной цепи при условии короткого замыкания выходной цепи по переменному сигналу. Для биполярных транзисторов $f_{\rm T}$ соответствует частоте, на которой модуль малосигнального коэффициента передачи тока в схеме с общим эмиттером равен единице ($|b_{21e}|$ = = $|i_{\rm C}/i_{\rm B}|$ = 1) при подключении коллектора к источнику постоянного напряжения (малое внутреннее сопротивление по переменному сигналу источника напряжения обеспечивает режим короткого замыкания по переменному сигналу в выходной цепи).

Математические соотношения, описывающие влияние конструктивно-технологических параметров на граничную частоту биполярных транзисторов, известны и приведены в [10 - 12]. Для вертикальных биполярных транзисторов $f_{\rm T}$ определяется временем пролёта носителей заряда через базу, которое не масштабируется при изменении топологических размеров транзистора. Изменение площади эмиттера приводит, в основном, к сдвигу максимума зависимости граничной частоты от эмиттерного тока.

Для МОП-транзисторов $f_{\rm T}$ соответствует частоте, на которой $|i_{\rm D}| = |i_{\rm G}|$, и допускает масштабирование изменением топологических размеров затвора.

На основании рисунка 2, соотношений (15), (19) и данных таблицы получим:

$$f_{\rm T} \approx \frac{g_{\rm M}}{2\pi C_{\Sigma \rm G}},\tag{30}$$

$$f_{\rm T} = \frac{KPW(V_{\rm GS} - V_{\rm TH})}{2\pi I_{\rm EFF} (C_{\rm GB} + C_{\rm GS} + C_{\rm GD})},(31)$$
$$- 3KP(V_{\rm GS} - V_{\rm TH}) - 3\mu (V_{\rm GS} - V_{\rm TH})$$

$$f_{\rm T} \approx \frac{5\mu (v_{\rm GS} - v_{\rm TH})}{4\pi L_{\rm EFF}^2 C_{\rm OX}} = \frac{5\mu (v_{\rm GS} - v_{\rm TH})}{4\pi L_{\rm EFF}^2}$$
$$npu C_{\rm GS} >> C_{\rm GB} + C_{\rm GD}, \qquad (32)$$

$$f_{\text{TSH}} \approx \frac{3}{4\pi I_{\text{EFF}}} v_{\text{SAT}}$$

при
$$C_{\rm GS} >> C_{\rm GB} + C_{\rm GD},$$
 (33)

где $C_{\Sigma G}$ – суммарная ёмкость, соединённая с затвором. Соотношения (31) – (33) справедливы для области насыщения ВАХ, причём (31) – (32) – для длинноканальных, а (33) – для короткоканальных транзисторов.

Таким образом, граничная частота $f_{\rm T}$ длинноканальных МОП-транзисторов, работающих в области насыщения ВАХ, не зависит от ширины затвора, обратно пропорциональна квадрату длины затвора и прямо пропорциональна разности напряжений затвор-исток и порогового напряжения $V_{\rm GS} - V_{\rm TH}$. Для короткоканальных МОП-транзисторов в области насыщения $f_{\rm TSH}$ обратно пропорциональна длине затвора и не зависит от напряжения затвора.

 Максимально возможный коэффициент усиления K_{MAX} каскада на МОП-транзисторе с общим истоком, в предположении бесконечно большой нагрузки в стоковой цепи, составит для длинноканального транзистора:

$$K_{\text{MAX}} = \frac{v_{\text{DS}}}{v_{\text{GS}}} = -\frac{g_{\text{M}}}{g_{\text{DS}}} =$$
$$= -g_{\text{M}}r_{\text{OUT}} \approx -\frac{\sqrt{2\beta}}{\lambda\sqrt{I_{\text{D}}}}, \qquad (34)$$

$$K_{\text{MAX}} \approx -\frac{2}{\left(V_{\text{GS}} - V_{\text{TH}}\right)\lambda},$$
 (35)

$$K_{\text{MAXW}} \approx -\frac{1}{N_{\text{W}} \varphi_{\text{T}} \lambda_{\text{W}}};$$
 (36)

для короткоканального транзистора:

$$K_{\text{MAXSH}} \approx -\frac{1}{\lambda_{\text{SH}} \left(V_{\text{GS}} - V_{\text{TH}} - V_{\text{DSATSH}} \right)}, (37)$$

где
$$r_{\text{OUT}} = \frac{1}{g_{\text{DS}}}$$
 – выходное малосиг-

нальное сопротивление в области насыщения ВАХ.

Знак минус в выражениях (34) – (37) указывает на то, что каскад с общим истоком является инвертирующим усилителем напряжения.

На основании (34), (35) можно утверждать, что для длинноканального транзистора при заданном токе стока $K_{\text{MAX}} \sim \sqrt{L_{\text{EFF}}}$, а при заданном напряжении $V_{\text{GS}} - V_{\text{TH}}$ справедливо условие $K_{\text{MAX}} \sim L_{\text{EFF}}$.

Полученные соотношения (32) – (37) позволяют рассчитать т.н. коэффициент качества (figure of merit), равный произведению граничной частоты на коэффициент усиления напряжения при разомкнутой цепи стока:

$$f_{\rm T} K_{\rm MAX} \approx \frac{3\mu}{2\pi} \frac{1}{L_{\rm EFF}^2 \lambda} \sim \frac{1}{L_{\rm EFF}}, \quad (38)$$

 $\int_{\text{TSII}} K_{\text{MAXSII}} \approx$

$$\approx \frac{3}{4\pi} \frac{v_{\text{SAT}}}{L_{\text{EFF}} \lambda_{\text{SH}} \left(V_{\text{GS}} - V_{\text{TH}} - V_{\text{DSATSH}} \right)}.$$
 (39)

Таким образом, для длинноканальных МОП-транзисторов произведение $f_{\rm T}K_{\rm MAX}$ не зависит от рабочего режима. Увеличение полосы пропускания каскадов за счёт увеличения напряжения на затворе приводит к уменьшению усиления и диапазона напряжения сток-исток, в котором транзистор работает в области насыщения ВАХ и обеспечивается высокое усиление.

3. Коэффициент усиления каскада K с общим истоком в области низких частот при работе с реальной нагрузкой определяется крутизной МОПтранзистора и суммарным сопротивлением всех цепей $R_{\Sigma D}$, соединённых со стоком, т.е. $K \approx R_{\Sigma D} g_M$. В этой связи при выборе требуемого сочетания усиления и тока потребления рекомендуется обращать внимание на отношение $g_{\rm M}/I_{\rm D}$ в режиме сильной и слабой инверсии:

$$\frac{g_{\rm M}}{I_{\rm D}} = \sqrt{\frac{2\beta}{I_{\rm D}}} , \qquad (40)$$

$$\frac{g_{\rm MW}}{I_{\rm DW}} = \frac{1}{N_{\rm W} \varphi_{\rm T}} \,. \tag{41}$$

Для типовых величин (N_W от 1 до 2, φ_T = 26 мВ при 300°К) отношение $g_{\rm M}/I_{\rm D}$ в подпороговой области будет в диапазоне от 19 до 39, что значительно больше, чем для квадратичной области ВАХ. При использовании МОП-транзисторов в подпороговой области необходимо учитывать, что экспоненциальная зависимость тока стока от напряжения затвор-исток может вызвать большую неидентичность рабочих токов и значительно ухудшить напряжение смещения ОУ. Другим фактором, вызывающим различие характеристик каскадов на МОП-транзисторах, работающих в режиме слабой инверсии, является технологический разброс слабо контролируемого параметра N_W. Заметим, что увеличение отношения W/L МОПтранзисторов приводит к росту β и величины максимального тока стока $I_{\rm D0W}$, при котором транзистор работает в подпороговой области ВАХ (см. (6), (10)).

4. Увеличение обратного напряжения исток-подложка V_{SB} приводит к уменьшению тока стока, крутизны, увеличению порогового напряжения V_{TH}. Однако при этом уменьшается влияние технологического разброса параметров на ВАХ и приведённый к затвору МОП-транзистора шум подложки [13]. Такой режим работы целесообразно применять в ОУ для уменьшения уровня шума и напряжения смещения нуля.

При проектировании топологии необходимо учитывать, что область полупроводника (body), в которой индуцируется токопроводящий канал МОП-транзистора, может быть как общей для всех элементов ИС полупроводниковой подложкой (substrate), так и областью кармана (well), изолированного от остальных элементов схемы. В технологических маршрутах изготовления МОП ИС с «карманом п-типа» канал в пканальных МОП-транзисторах индуцируется в единой для всех элементов схемы р-подложке, поэтому вывод b n-МОП-транзистора всегда соединён с самым отрицательным потенциалом схемы, в то же время, вывод b p-МОП может быть подключен к нужному узлу. Только технологические маршруты с «формированием двух карманов» предоставляют возможность соединения вывода b как n-канальных, так и p-канальных МОП-транзисторов с требуемыми узлами схемы.

5. Выходной импеданс истокового повторителя Z_{OUTS} может быть представлен как последовательное соединение резистора с номиналом 1/g_M и индуктивности величиной:

$$\frac{R_{\Sigma G} \left(C_{GB} + C_{GS} + C_{GD}\right)}{g_{M}}$$

т.е.

$$Z_{\rm OUTS} = \frac{1}{g_{\rm M}} \Big[1 + j 2 \pi f \mathcal{R}_{\Sigma \rm G} \Big(C_{\rm GB} +$$

$$+C_{\rm GS} + C_{\rm GD} \Big) \Big|, \tag{42}$$

где $R_{\Sigma G}$ – суммарное сопротивление всех параллельных цепей между за-

твором и узлами с нулевым переменным потенциалом («заземлением» по переменному току, «AC ground»); *f* – частота.

Таким образом, если истоковый повторитель управляется высокоомным источником сигнала, то выходной импеданс повторителя имеет индуктивный характер, что может вызвать колебания при работе повторителя с емкостной нагрузкой. Если импеданс источника, соединённого с затвором, индуктивный, например, в случае двух последовательно соединённых истоковых повторителей, то выходной импеданс второго повторителя может быть отрицательным, и возможно самовозбуждение при работе с любой нагрузкой.

Литература

- 1. Адамов Ю.Ф. Системы на кристалле в современной электронике. Микросистемная техника. 2004. № 5. С. 34–38.
- Абрамов И.И. Проектирование аналоговых микросхем для прецизионных измерительных систем. Минск: Акад. упр. при Президенте Респ. Беларусь, 2006.

- 3. *Baker RJ*. CMOS. Circuit design, layout and simulation. N.Y., IEEE Pres, 1998.
- 4. *Baker RJ*. CMOS. Circuit design, layout and simulation. Piscataway, IEEE Pres, 2005.
- Эннс В.И. Проектирование аналоговых КМОП-микросхем. Горячая линия-Телеком. 2005.
- 6. TSMC 0.18um mixed signals/RF 1P6M salicide 1.8V/3.3V design rule.
- 7. TSMC 0.18um mixed signals 1P6M salicide 1.8V/3.3V SPICE models.
- SMIC 0.13 um 1.2/3.3V Mix&RF, SMIC 0.13 um MM 1P8M salicide PDKs.
- 9. Pspice. Reference Guide. Mode of access (http://www.orcad.com).
- Бубенников А.Н. Физико-технологическое проектирование биполярных элементов кремниевых БИС. Радио и связь, 1991.
- 11. Зи С. Физика полупроводниковых приборов: Кн. 1. Мир, 1984.
- 12. *Маллер Р*. Элементы интегральных схем. Мир, 1989.
- Beuville E. AMPLEX. A low-noise, low-power analog CMOS signal processor for multielement silicon particles detectors. Nuclear Instruments and Methods in Physics Research. 1990. Vol. A288. P. 157–167.